



PCT
WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales Büro
INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation ⁶ : G01F	A2	(11) Internationale Veröffentlichungsnummer: WO 99/27325 (43) Internationales Veröffentlichungsdatum: 3. Juni 1999 (03.06.99)
(21) Internationales Aktenzeichen: PCT/DE98/03444 (22) Internationales Anmeldedatum: 23. November 1998 (23.11.98) (30) Prioritätsdaten: 197 52 208.4 25. November 1997 (25.11.97) DE (71) Anmelder (für alle Bestimmungsstaaten ausser US): ROBERT BOSCH GMBH [DE/DE]; Postfach 30 02 20, D-70442 Stuttgart (DE). (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): HEYERS, Klaus [DE/DE]; Robert-Koch-Strasse 37, D-72766 Reutlingen (DE). FREY, Wilhelm [DE/DE]; Sophienstrasse 13, D-70178 Stuttgart (DE).		(81) Bestimmungsstaaten: JP, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). Veröffentlicht <i>Ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts.</i>

(54) Title: THERMAL MEMBRANE SENSOR AND METHOD FOR THE PRODUCTION THEREOF

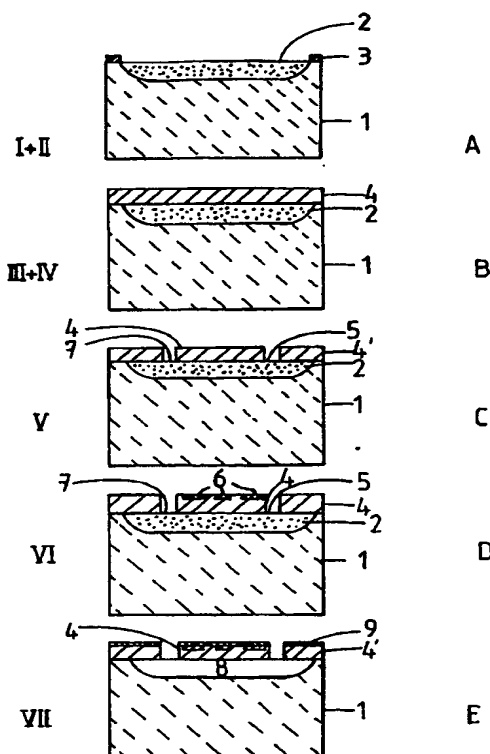
(54) Bezeichnung: THERMISCHER MEMBRANSENSOR UND VERFAHREN ZU SEINER HERSTELLUNG

(57) Abstract

The invention relates to a method for producing a membrane sensor, especially a thermal membrane sensor, over a silicon substrate (1). A thin layer (4) comprised of silicon carbide or silicon nitride is deposited over an area (2) made of porous silicon which is configured in the surface of the substrate (1). Openings (5, 7) are then formed in said silicon carbide or silicon nitride layer (4), said layer extending to the porous silicon layer (2), by means of a dry etching method. Afterwards, semiconductor and circuit-board structures (6) are implanted in the upper surface of the membrane layer (4) by means of lithographic steps and the sacrificial layer (2) comprised of porous silicon is then removed by a suitable solvent, for example ammoniac. As a result, a cavity (8) is produced underneath the membrane layer (4) which thermally decouples the sensor membrane from the substrate (1).

(57) Zusammenfassung

Die Erfindung betrifft ein Verfahren zur Herstellung eines Membransensors über einem Siliziumsubstrat (1) insbesondere eines thermischen Membransensors. Eine dünne Schicht (4) aus Siliziumcarbid oder Siliziumnitrid wird über einem in der Oberfläche des Substrats (1) ausgebildeten Bereich (2) aus porösem Silizium abgeschieden, und anschliessend durch ein Trockenätzverfahren Öffnungen (5, 7) in dieser Siliziumcarbid- oder Siliziumnitridschicht (4) gebildet, die bis zur porösen Siliziumnitridschicht (2) reichen. Anschliessend werden durch lithographische Schritte Halbleiter- und Leiterbahnstrukturen (6) in die obere Oberfläche der Membranschicht (4) implantiert und dann die Opferschicht (2) aus porösem Silizium mit einem geeigneten Lösungsmittel, wie z.B. Ammoniak, entfernt. Dadurch entsteht unterhalb der Membranschicht (4) ein Hohlraum (8), der die Sensormembran vom Substrat (1) thermisch entkoppelt.



(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2001-510641

(P2001-510641A)

(43) 公表日 平成13年7月31日 (2001.7.31)

(51) Int.Cl.⁷

識別記号

F I

テーマコード* (参考)

H 0 1 L 35/34

H 0 1 L 35/34

G 0 1 F 1/68

G 0 1 F 1/68

G 0 1 K 7/16

G 0 1 K 7/16

B

審査請求 未請求 予備審査請求 有 (全 12 頁)

(21) 出願番号 特願平11-527381
(86) (22) 出願日 平成10年11月23日 (1998. 11. 23)
(85) 翻訳文提出日 平成11年7月26日 (1999. 7. 26)
(86) 国際出願番号 P C T / D E 9 8 / 0 3 4 4 4
(87) 国際公開番号 W O 9 9 / 2 7 3 2 5
(87) 国際公開日 平成11年6月3日 (1999. 6. 3)
(31) 優先権主張番号 1 9 7 5 2 2 0 8 . 4
(32) 優先日 平成9年11月25日 (1997. 11. 25)
(33) 優先権主張国 ドイツ (D E)
(81) 指定国 E P (A T, B E, C H, C Y, D E, D K, E S, F I, F R, G B, G R, I E, I T, L U, M C, N L, P T, S E), J P, U S

(71) 出願人 ローベルト ボツシュ ゲゼルシャフト
ミット ベシュレンクテル ハフツング
ドイツ連邦共和国 D-70442 シュツツ
トガルト ポストファッハ 300220
(72) 発明者 クラウス ハイヤース
ドイツ連邦共和国 D-72766 ロイトリ
ンゲン ローベルト-コッホ シュトラ
ーセ 37
(72) 発明者 ヴィルヘルム フライ
ドイツ連邦共和国 D-70178 シュツツ
トガルト ソフィー-エンシュトラ
ーセ 13
(74) 代理人 弁理士 矢野 敏雄 (外3名)

(54) 【発明の名称】 熱ダイヤフラムセンサ及びその製造方法

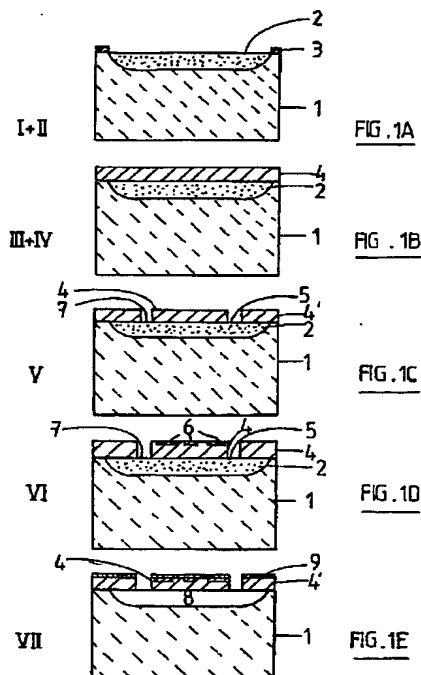
(57) 【要約】

本発明は、特に熱ダイヤフラムセンサのシリコン基板

(1) 上にダイヤフラムを製造する方法に関する。炭化シリコン又は窒化シリコンからなる薄層 (4) を基板

(1) の表面内に形成された多孔質シリコンからなる領域上に堆積させ、かつ引き続きドライエッチング法によりこの炭化シリコン又は窒化シリコン層 (4) 内に、多孔質シリコン層 (2) まで達する開口 (5, 7) を形成させる。引き続き、リソグラフィー工程により半導体構造及び導体路構造 (6) をダイヤフラム層 (4) の上表面に注入しかつ次いで多孔質シリコンからなる犠牲層

(2) を適当な溶剤、例えばアンモニアで除去する。それにより、ダイヤフラム層 (4) の下に、センサダイヤフラムを基板 (1) から熱的に減結合する中空室 (8) が生じる。



【特許請求の範囲】

1. 以下の工程：

I 基板の主面に、ダイヤフラムを形成すべきシリコン基板（1）上の領域を露出させるエッチングマスクを形成する、

II 所定の深さまで無支持の基板領域を電気化学的エッチングして、無支持の領域内部に多孔質シリコン（2）を形成する、

III マスクを除去する、

IV 炭化シリコン又は窒化シリコンからなる薄いダイヤフラム層（4）を堆積させる、

V 炭化シリコン又は窒化シリコンからなる薄いダイヤフラム層（4）内の予め決めた領域（5，7）を薄いダイヤフラム層の表面から開口を設ける、

VI ダイヤフラム層（4）の上表面に回路構造（6）を形成する、及び

VII 犠牲層エッチングによりダイヤフラム層（4）の下の多孔質シリコン層（2）を除去する

を含む、特に熱ダイヤフラムセンサのための、シリコン基板（1）上に薄い無支持のダイヤフラムを製造する方法において、工程VIにおいて回路構造をダイヤフラム層の上表面に注入すること特徴とする、シリコン基板上に無支持の薄ダイヤフラムを製造する方法。

2. 多孔質シリコン層（2）を形成するためのエッ

チング工程IIがフッ化水素酸電解液中での電気化学的陽極酸化プロセスを有する、請求項1記載の方法。

3. 堆積工程IVが低温LPCVD-又は-PECVDプロセスを有する、請求項1又は2記載の方法。

4. 薄い炭化シリコン又は窒化シリコンのダイヤフラム層（4）を工程IVにおいて反応性スパッタリングにより堆積させる、請求項1又は2記載の方法。

5. 炭化シリコンダイヤフラム層又は窒化シリコンダイヤフラム層内の開口（5，7）を工程Vにおいてドライエッチングプロセスで形成する、請求項1から4までのいずれか1項記載の方法。

6. 工程Vにおけるドライエッチングプロセスをプラズマエッチングにより行う、請求項5記載の方法。

7. 工程VIにおいて形成した回路構造(6)がアルミニウムからなる導体路を含む、請求項1から6までのいずれか1項記載の方法。

8. 工程VIにおいて形成した回路構造(6)が半導体素子を含む、請求項1から7までのいずれか1項記載の方法。

9. 工程VIIにおける犠牲層エッチングを例えばアンモニア、KOH又は水酸化テトラメチルアンモニウムを用いて実施する、請求項1から8までのいずれか1項記載の方法。

10. 付加的工程において、ダイヤフラム(4)の上表面に薄い全面保護層(9)を被着する、請求項1

から9までのいずれか1項記載の方法。

11. ダイヤフラム(4)の上表面上の薄い全面保護層(9)が炭化シリコン又は窒化シリコンを有する、請求項10記載の方法。

12. 請求項1から11までのいずれか1項記載の方法に基づき製造された熱ダイヤフラムセンサ。

13. ダイヤフラムの上表面に注入された回路構造が大きなシーベック効果を有する2種類の異なる物質からなる熱電堆を有する、請求項12記載の熱ダイヤフラムセンサ。

14. 放射線センサとして構成されかつ薄い全面保護層(9)上に形成された追加的な吸収層を有する、請求項12記載の熱ダイヤフラムセンサ。

15. 追加的な吸収層が例えば黒色金又は黒色シリコンからなる、請求項14記載の熱ダイヤフラムセンサ。

【発明の詳細な説明】**熱ダイヤフラムセンサ及びその製造方法****発明の背景**

本発明は、請求項 1 の上位概念に基づくシリコン基板上の熱ダイヤフラムセンサの製造方法及びこの方法に基づき製造されたダイヤフラムセンサに関する。このような方法及びこのようなダイヤフラムセンサは、“ITG-Fachbericht 126: Sensoren-Technologie und Anwendung”, p. 285-289から公知である。

一般的技術の水準

シリコン基板上に堆積された薄い層、特にシリコン層であって、該層の下に間隔を保持する自由空間が存在しかつそれに伴いダイヤフラムとして機能するものは、工業技術において種々の目的のために使用される。このようなダイヤフラム構成部品の使用分野は、センサにおいて、かつこの場合特に、物理的量、例えば質量流量をダイヤフラム層内の温度変化の検出により検出可能である熱ダイヤフラムセンサにおいて生じる。

このような熱センサにおいては、薄いダイヤフラム層が可能な限り十分に熱的に基板から減結合されていることである。このためには、流量センサ又は放射線センサの製造のための慣用の技術においては、例えば

センサ支持体として薄いダイヤフラムがシリコンウエーハの異方性背面エッチングにより製造される。マスキングのために、両面リソグラフィーが使用され、このことは高い設備費用によってのみ可能である。更に、ウエーハ全体に亙る深いエッチング溝は機械的に弱い箇所を形成し、この箇所はウエーハの後での再加工の際に、ウエーハ板を破損しないように細心の注意を必須要件とする。エッチングストップ面は傾斜して結晶内を延びているので、背面上の開口は前面上よりも大きくなる。それにより、センサ当たりの必要なウエーハ面積が著しく増大せしめられる。付加的に、金属からなる複雑な層ブロックの使用及びシリコンダイヤフラム上のアイソレータは、例えば層相互の剥離による、層のドリフト及び長時間安定性に関する大きな問題を惹起する。

この問題点を、上述の ITG 専門レポート 126 は、多孔質シリコンの工業技

術を使用することにより回避している。この方法は、詳細には以下の工程を有する：

I 基板の主面に、ダイヤフラムを形成すべきシリコン基板上の領域を露出させるエッチングマスクを形成する、

II 所定の深さまで無支持の基板領域を電気化学的エッチングして、無支持の領域内部に多孔質シリコンを形成する、

III マスクを除去する、

IV 炭化シリコン又は窒化シリコンからなる薄いダイヤフラム層を堆積させる、

V 炭化シリコン又は窒化シリコンからなるダイヤフラム層内の予め決めた領域をダイヤフラム層の表面から開口を設ける、

VI ダイヤフラム層の上表面に回路構造を選択的に形成する、及び

VII 犠牲層エッチングによりダイヤフラム層の下の多孔質シリコン層を除去する。

もちろん、回路構造は公知の熱ダイヤフラムセンサにおいては金属原子をダイヤフラムの上面にスパッタリングにより堆積させており、それにより外的機械的かつ化学的影響に対して敏感である。

発明の概要

上記の観点において、本発明の課題は、多孔質シリコンの工業技術を用いて熱ダイヤフラムセンサを製造する方法及び該方法を用いて製造される、質量流量を検出するためのダイヤフラムセンサを、その活性面が大きな基板間隔を有しかつ回路素子が外的機械的及び化学的影響に対して十分に保護されように、表面マイクロメカニクプロセスを用いて製造することができることを可能することである。

前記課題は、本発明により、請求の範囲に包含される特徴により解決される。

特に、該方法は、工程VIにおいて回路構造をダイヤフラム層の表面に注入すること特徴とする。

それにより、多孔質シリコンの工業技術を用いて廉価かつ急速に炭化シリコンダイヤフラム又は窒化シリコンダイヤフラムをシリコン基板上に製造しかつ引き続き本発明によりマスクしたドーピングにより耐熱性又は熱電センサを、その回路構造が十分に外的機械的及び化学的作用に対して保護されるように製造する可能性が提供される。

しかしながら、本発明による方法は、熱ダイヤフラムセンサの製造のためにだけ適当であるのではなく、あらゆる種類の、シリコン基板上に浮遊するダイヤフラムを使用する素子のために、例えば圧力又は負圧により偏位されるダイヤフラムを含むアクチュエータの製造のためにも好適である。該方法で達成可能なダイヤフラム厚さは数10～数100nmの範囲内にある。

好ましくは、フッ化水素酸電解液中での電気化学的陽極酸化プロセスによりシリコン基板内に多孔質シリコン層を形成する。その上に堆積した、炭化シリコン又は窒化シリコンからなる層は、好ましくは低温度LPCVDプロセス又は低温度PECVDプロセスにより形成する。選択的に、そのような1つの薄い層は反応性スパッタリングプロセスによっても堆積させることができる。この場合特記すべきことは、炭化シリコ

ン層はその大きな機械的及び化学的強度もしくは抵抗性に関して傑出していることである。引き続いてのリソグラフィー的構造化の際に、開口を炭化シリコン層又は窒化シリコン層内に好ましくはドライエッチングプロセスにより、例えばプラズマエッチング機械で形成する。今や、さらなるリソグラフィー工程により、耐熱性素子（ヒータ及びセンサ）のための所望の導体路を規定しかつ少なくとも1つの注入工程で製造する。導体路は、例えばアルミニウムから形成する。

このようにして、トラブルの起き易い中間層無しで耐熱性ユニットを直接ダイヤフラムの上表面において表面マイクロメカニクを用いて、熱センサがCMOS相溶性でありかつ外的機械的及び化学的影響に対して不感性であるように構成することができる。

測定信号が耐熱性測定素子により発生される熱ダイヤフラムセンサに対して選択的に、本発明による方法を用いて、大きなゼーベック効果を有する2種類の異

なった物質、例えばアンチモン／ビスマス又はシリコン／アルミニウムからなる熱電堆をダイヤフラムの上表面に注入することにより、熱電効果を利用する熱ダイヤフラムセンサを製造することができる。この場合には、さらなるリソグラフィの後に追加的な注入を行う。

センサの機能劣化を惹起することがある汚れから付加的に保護するために、炭化シリコン又は窒化シリコ

ンからなる薄い全面保護層を被着することができる。

さらに、本発明による製造方法は、放射線センサ（ボロメータ）として使用される熱ダイヤフラムセンサの製造のために使用することもできる。このためには、例えば黒色金又は黒色シリコンからなる付加的な吸収体層を被着する。黒色金は、約98%の広帯域の強度の吸収を示しかつ低圧窒素雰囲気内での金の蒸発により製造される。黒色シリコンは、堆積後に例えばプラズマエッチング機内で適当なプロセス制御により製造される。

最後に、この時点まで薄いダイヤフラム層のための支持材料及びベースとして利用された多孔質シリコンを適当な溶剤、例えばアンモニア中で除去する。それにより、センサダイヤフラムは無支持になり、ひいては基板から熱的に減結合される。ここで、多孔質シリコンは出発材料に比較して極端に拡大された表面積を有することに留意されるべきである。ナノ多孔質（nanopores）シリコンの表面積のバルクシリコンの表面積に対する比は、約 10^6 である。

前述の本発明による方法は、その活性面が多孔質シリコンの使用される工業技術に基づき極めて大きな基板間隔及びひいては基板からの十分な熱的減結合を有する熱センサを表面マイクロメカニクスでCMOS相溶性に製造することを初めて可能にする。ダイヤフラムの支持体材料、例えば炭化シリコンは、化学的及び

機械的に極めて耐性である。

特に簡単な工程順序及び従来の構造化工程（KOHを用いた）に比較して少ないウエーハ面積消費に基づき、熱ダイヤフラムセンサの製造を極めて廉価に実施することができる。全ての工程は、半導体製造で自由に使える。

本発明による製造方法の工程の好ましい実施例を、以下に添付図面を参照して詳細に説明する。

図面符号1A～1Eは、熱ダイヤモンドセンサがその内部に形成されるウエーハ領域の略示断面図の形で有利な実施例の個々の工程を示す。

図1Aは工程I及びIIを示し、該工程によりまず適当に前処理した基板ブロック1の上表面にホトレジストの形のエッチングマスク3を被着し、次いでダイヤモンドを形成すべき領域を露光しかつ引き続き除去する(工程I)。次いで、フッ化水素酸電解液中での電気化学的陽極酸化によりマスクした基板1を規定の深さまで局所的に多孔性エッチングし、それにより多孔質シリコンからなる層2を形成させる(工程II)。

図1Bは、多孔質シリコンからなる層2上にマスク3の除去後に炭化シリコン又は窒化シリコンからなる薄いダイヤモンド層4を低温度LPCVDプロセス又は低温度PEVCDプロセス又は反応性スパッタリングにより堆積させる状態を示す(工程III及びIV)。

引き続き、図1Cに示すように、薄いダイヤモンド層4の上表面をリソグラフィで構造化しかつダイヤモンド層4を例えばプラズマエッチング機内でドライエッチング法により開口し、それによりダイヤモンド層4を貫通して多孔質シリコン層2に達する開口5、7を生ぜしめる(工程V)。もちろん、ダイヤモンドの、図1Cで認識される層4の中央領域はブリッジによりダイヤモンド層の周辺領域4'と繋がっている。

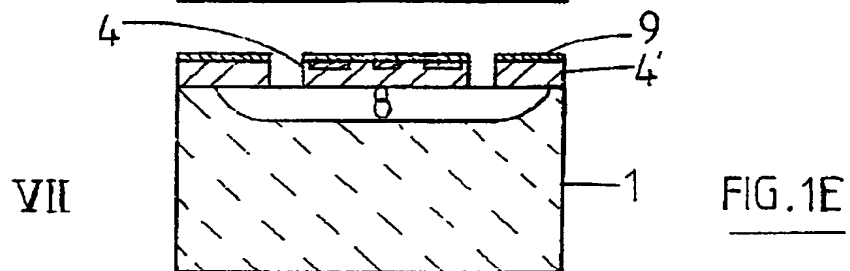
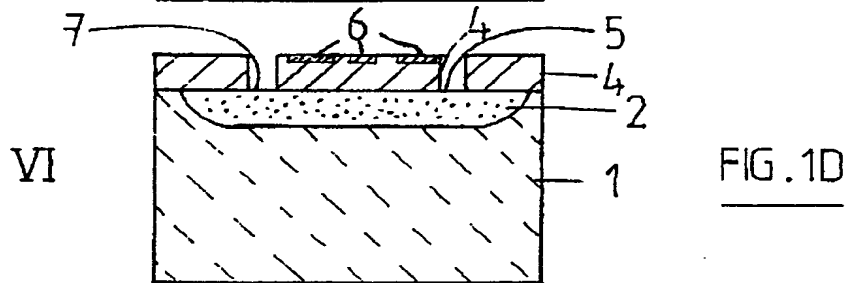
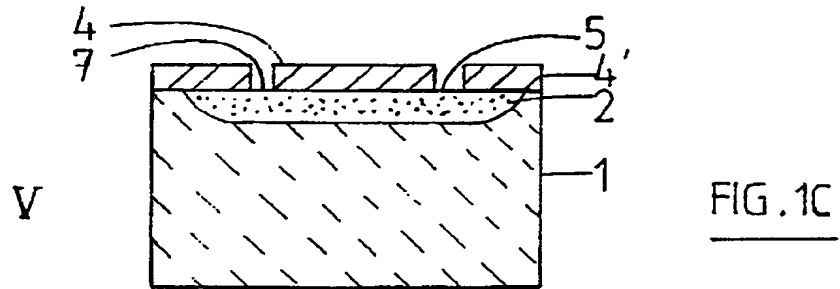
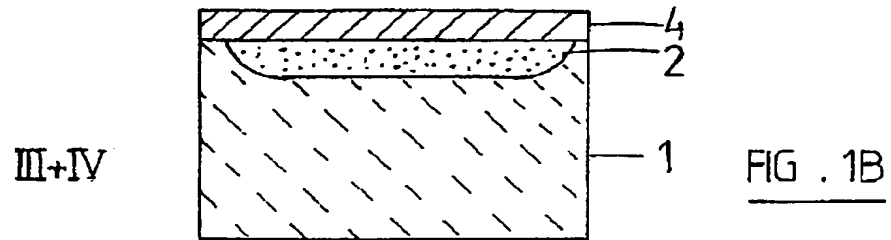
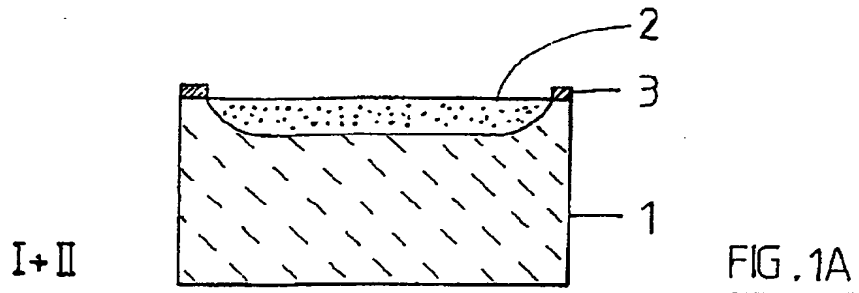
今や、図1Dに基づき、さらなるリソグラフィ工程により耐熱性素子、特にヒータ及びセンサのための所望の半導体構造及び導体構造もしくは導体路を規定し、注入工程でダイヤモンド層4の上表面に注入する(工程IV)。導体路の注入のためには、特にアルミニウムが適当である。もちろん、ダイヤモンド4の上表面において大きなゼーバック効果を有する2種類の異なった物質の注入により熱電堆の形の耐熱性素子も注入により形成させることもできる。このような物質は、例えばアンチモン/ビスマス及びシリコン/アルミニウムである。この場合、

さらなるリソグラフィー工程後に追加的な注入を実施する。

引き続き、必要であれば、センサの機能劣化を惹起することがある汚れ防止のために、炭化シリコン又は窒化シリコンからなる付加的な薄い全面保護ダイヤフラム9を被着することもできる。

熱ダイヤフラムセンサを放射線センサ（ボロメータ）として使用する場合には、例えば黒色金からなる付加的な（図示されていない）吸収体層を被着することができる。引き続き、図1Eに基づき、最後の工程VIIにより多孔質シリコンからなる犠牲層2を適当な溶剤、例えばアンモニアを用いて除去する。それによりセンサダイヤフラム4はフリーになり、かつその下に生じる中空室により基体1からのダイヤフラム及び耐熱性素子6の熱的減結合が達成される。

【図 1】



【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/ DE 98/ 03444
A. CLASSIFICATION OF SUBJECT MATTER ⁶ : IPC6: G01K 7/16, H01L 21/265, H01L 21/02, G01F 1/68 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC6: H01L Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO: WPIL, EPODOC, FULLTEXT		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	ITG-Fachbericht, Volume, No. 126, March 1994, (03.94) Gerhard M. Sessler, "Sensoren Technologie und Anwendung" Page 285 - Page 289	1-5
Y	DE 4102285 A1 (MESSERSCHMITT-BÖLKOW-BLOHM GMBH), 06 August 1992 (06.08.92), The Whole Document	1-5
Y	US 4622856 A (JOSEF BINDER ET AL), 18 November 1986 (18.11.86) Column 3, Line 62 - Line 66; Column 7, Line 50 - Line 68, Figure 1	1-5
A	US 5629790 A (ARMAND P. NEUKERMANS ET AL), 13 May 1997 (13.05.97), Column 7, Line 25 - Line 39	1
A	WO 9519563 A1 (NEOTRONICS LIMITED), 20 July 1995 (20.07.95)	1-15
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
<p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier document but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> <p>"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p>		
Date of the actual completion of the international search 17 May 1999 (17.05.99)		Date of mailing of the international search report 11 June 1999 (11.06.99)
Name and mailing address of the ISA/ European Patent Office Facsimile No.		Authorized officer Telephone No.

S. 18891

INTERNATIONAL SEARCH REPORT
 Information on patent family members

03/05/99

International application No.

PCT/DE 98/03444

Patent document cited in search report			Publication date	Patent family member(s)	Publication date
DE	4102285	A1	06/08/92	NONE	
US	4622856	A	18/11/86	DE 3319605 A EP 0129736 A,8	06/12/84 02/01/85
US	5629790	A	13/05/97	US 5488862 A US 5648618 A	06/02/96 15/07/97
WO	9519563	A1	20/07/95	AU 1421195 A DE 4400838 A	01/08/95 20/07/95

Form PCT/ISA/210 (patent family annex) (July 1992)